

## Patent Abstracts of Japan

PUBLICATION NUMBER : 2000047172  
PUBLICATION DATE : 18-02-00

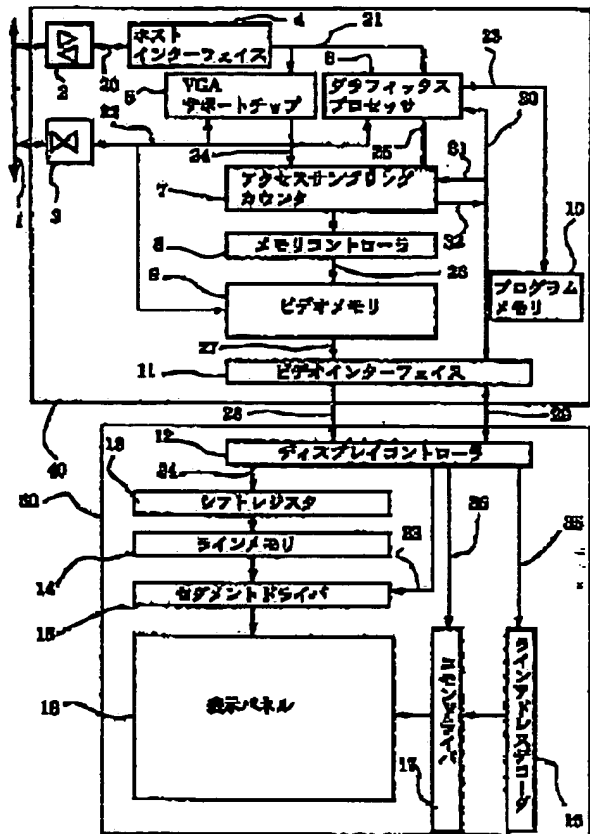
APPLICATION DATE : 29-07-98  
APPLICATION NUMBER : 10214513

APPLICANT : CANON INC;

INVENTOR : MIURA KIYOSHI;

INT.CL. : G02F 1/133 G09F 9/35 G09G 3/36

TITLE : LIQUID CRYSTAL DEVICE



**ABSTRACT :** PROBLEM TO BE SOLVED: To provide a liquid crystal device wherein flickering is not caused at the time of changing over memory display to normal display and power consumption can be reduced with an excellent display maintained.

**SOLUTION:** An image information storage means 9 stores image information to make liquid crystal elements 18 display, and driving means 13, 14, 15, 35, 36 impress scanning signals on scanning electrode group and information signals on information electrode group, respectively, based on the image information stored in the image information storage means 9. And, when a detection means 7 detects the image information stored in the image information storage means 9 have not been changed for a specified period, a drive control means 12 controls the driving means 13, 14, 15 to lower the frequency of the information signal down to a frequency with which an apparent tilt angle of the liquid crystal becomes approximately constant, based on the detection signal of a detection means 7.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-47172

(P2000-47172A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコト* (参考)
G 0 2 F 1/133	5 6 0	G 0 2 F 1/133	5 6 0 2 H 0 9 3
G 0 9 F 9/35	3 3 5	G 0 9 F 9/35	3 3 5 5 C 0 0 6
G 0 9 G 3/36		G 0 9 G 3/36	5 C 0 9 4

審査請求 未請求 請求項の数 5 O L (全 20 頁)

(21) 出願番号 特願平10-214513

(22) 出願日 平成10年7月29日 (1998.7.29)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 片倉 一典

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 三浦 聖志

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100082337

弁理士 近島 一夫

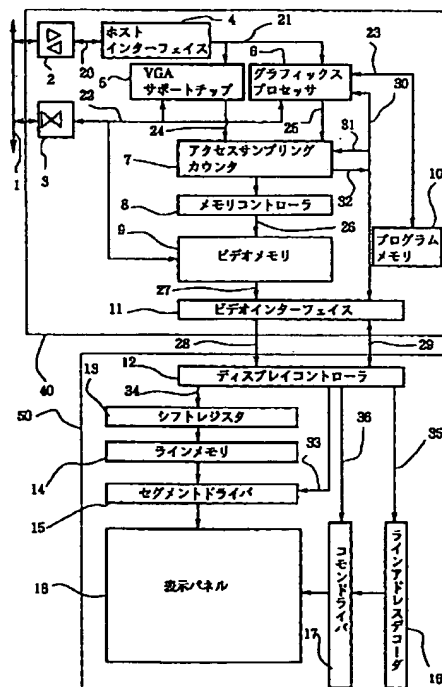
最終頁に続く

(54) 【発明の名称】 液晶装置

(57) 【要約】

【課題】 メモリ表示の際、通常表示との切替時のちらつきを生じさせず、また良好な表示を保持したまま消費電力を軽減することのできる液晶装置を提供する。

【解決手段】 画像情報記憶手段9により液晶素子18に表示させる画像情報を記憶すると共に、駆動手段13、14、15、35、36により画像情報記憶手段9に記憶されている画像情報に基づき走査電極群に走査信号を、情報電極群に情報信号をそれぞれ印加する。そして、画像情報記憶手段9に記憶されている画像情報が所定期間変更されていないことを検出手段7が検出すると、駆動制御手段12は検出手段7の検出信号に基づき、駆動手段13、14、15を制御して情報信号の周波数を液晶の見かけのチルト角が略一定となる周波数まで下げようとする。



【特許請求の範囲】

【請求項1】 走査電極群と情報電極群とで構成したマトリクス電極の間に、配向状態に応じて2つの安定状態を示す液晶を配した液晶素子を具備する液晶装置において、

前記液晶素子に表示させる画像情報を記憶する画像情報記憶手段と、

前記画像情報記憶手段に記憶されている画像情報に基づき前記走査電極群に走査信号を、前記情報電極群に情報信号をそれぞれ印加する駆動手段と、

前記画像情報記憶手段に記憶されている画像情報が所定期間変更されていないことを検出する検出手段と、

前記検出手段の検出信号に基づき、前記画像情報が所定期間変更されていない場合は、前記情報信号の周波数を所定の周波数まで下げるよう前記駆動手段を制御する駆動制御手段と、

を有することを特徴とする液晶装置。

【請求項2】 前記所定の周波数は、前記液晶の見かけのチルト角が略一定となる周波数であることを特徴とする請求項1記載の液晶装置。

【請求項3】 前記液晶が強誘電性液晶であることを特徴とする請求項1記載の液晶装置。

【請求項4】 前記強誘電性液晶がC2配向をとることを特徴とする請求項3記載の液晶装置。

【請求項5】 前記強誘電性液晶の誘電率異方性が負の値をとることを特徴とする請求項3記載の液晶装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶装置に関し、特に2つの安定状態を示す強誘電性液晶を用いた液晶素子を具備したものに関し、詳細にはこの液晶素子の駆動法に関する。

【0002】

【従来の技術】従来、液晶素子の一例として強誘電性液晶 (Ferroelectric Liquid Crystal、以下FLCと略称する) 分子の屈折率異方性を利用して偏光子との組み合わせにより透過光量を制御する型の液晶素子がクラーク (Clark) 及びラガーヴァル (Lagerwall) により提案されている (特開昭56-107216号公報、米国特許第

4,367,924号明細書等)。

【0003】ここで、FLCは、一般に特定の温度領域において、非螺旋構造のカイラルスメクティックC相 (Sm\*C相) あるいはH相 (Sm\*H相) を示し、これらの相状態において、印加される電界にตอบสนองして第一の光学的安定状態と第二の光学的安定状態の明暗いずれか一方の状態をとり、且つ電界の印加のないときはその状態を保持する性質、即ち双安定性を有する。

【0004】さらに、FLCは電界の変化に対する応答も速やかであるという特徴を有することから、高速ならびに記憶型の表示媒体として大画面で高精細なディスプレイへの応用が期待されている。

【0005】ところで、双安定性を有するFLCを用いた液晶素子が所望の電気光学特性を十分に発揮するためには、一対の平行基板間に配置される液晶が、2つの安定状態間を安定で再現性良くスイッチングするような配向状態にあり、且つその配向状態が画素ないし表示画面全域で均一であることが重要である。

【0006】そこで、従来よりFLCを配向させるため、一般に基板表面にポリイミド (PI)、ポリビニルアルコール (PVA)、ポリアミド (PA) 等の水平配向性 (あるいは傾斜配向性) の高分子膜を形成し、ほぼ同方向にラビング処理した一対の基板を用いている。

【0007】一方、FLCは、誘電率異方性が正のものと負のものとの2種類に分類することができ、これら2種類のFLCは、誘電率異方性の極性によってスイッチング (安定状態の変化) を生じさせる駆動電圧のパルス幅 ( $\tau$ ) と、パルス波高値 (V) との関係、即ち  $\tau$ -V 特性が異なっている。

【0008】次に、この2種類の  $\tau$ -V<sub>min</sub> 特性を有する素子が良好な表示を保つ動作範囲 (マージン) を説明するために行った実験について説明する。

【0009】なお、この実験には正の誘電率異方性を持つ液晶材料Aと負の誘電率異方性を持つ液晶材料Bとを用いた。それぞれの物性値を下記の表1、2に示す。

【0010】なお、液晶材料Aの物性値は下記の表のとおりである。

【0011】

【表1】

Ps	6.1nC/cm <sup>2</sup>	(30℃)
チルト角	14.6°	(30℃)
$\Delta\epsilon$	+0.2	(30℃)
91.6℃      85.0℃      68.7℃      -16.7℃ Iso $\rightleftharpoons$ Ch $\rightleftharpoons$ SmA $\rightleftharpoons$ SmC* $\rightleftharpoons$ Cryst 91.8℃      85.7℃                      -12.5℃		

また、液晶材料Bの物性値は下記のとおりである。

**Material Properties**  
**Phase Transition Temperatures (°C)**

I - N	73-72 °C
N - S <sub>A</sub>	69 °C
S <sub>A</sub> - S <sub>C</sub>	63.5 °C
S <sub>C</sub> - X	4 °C

**Electro Optical Properties**

Spontaneous Polarization	25°C	-4 nC/cm <sup>2</sup>
Critical Pulse Width (μs) *	25°C	40 μs
Cone Angle (2θ <sub>90</sub> )	25°C	50 °
Helical Pitch in N <sup>*</sup>	71°C	>40 μm
$\Delta\epsilon$	25°C	-0.7

また、実験に用いた駆動波形は図14のとおりである。なお、同図において、(a)は単極性パルス、(b)は信号A (signal-A)、(c)は信号B (signal-B)、(d)は単極性パルスと信号Aとの合成波形 (waveform-A)、(e)は単極性パルスと信号Bとの合成波形 (waveform-B) である。

【0012】まず、正の誘電率異方性を有するFLCのマーゼンを説明する。

【0013】このようなFLCに、図14の(a)に示す単極性パルスを印加した場合、駆動特性曲線(以下、 $\tau$ -V曲線という)は、図15のように単調減少になる。また、図14の(d)に示す合成波形 (waveform-A) を印加した場合、 $\tau$ -V曲線は直前のパルスの影響があるものの、電圧が低くなった分、図16のようにシフトする。

【0014】逆に図14の(e)に示す合成波形 (waveform-B) を印加したときの $\tau$ -V曲線は直前のパルスの影響があるものの、電圧が高くなった分、図17のようにシフトする。

【0015】そして、図16と図17を同一グラフにプロットしたのが図18であるが、この図においてwav

eform-Aを印加したときに液晶分子が反転し、waveform-Bを印加したときに液晶分子が反転しない領域、即ち一方の電極基板に単極性パルスを印加すると同期して他方の電極基板にsignal-A, signal-Bのどちらかを選択して印加することで液晶分子の反転・非反転を制御できる領域がマーゼンである。

【0016】次に、負の誘電率異方性を有するFLCのマーゼンを説明する。

【0017】図14の(a)に示す単極性パルスを印加したときの $\tau$ -V曲線は、図19のようにスイッチングに必要なパルス幅が極小値となるパルス波高値 (Vmin) が存在するといういわゆる $\tau$ -Vmin特性を有する。

【0018】また、図14の(d)に示す合成波形 (waveform-A) を印加したときの $\tau$ -V曲線は直前の同極性パルスの影響と電圧が低くなった分、図20のように図面右下にシフトする。逆に、図14の(e)に示す合成波形 (waveform-B) を印加したときの $\tau$ -V曲線は直前の逆極性パルスの影響と電圧が高くなった分、図21のように図面左上にシフトする。

【0019】そして、図20と図21を同一グラフにプ

ロットしたのが図22であるが、この図においてwaveform-Aを印加したときに液晶分子が反転し、waveform-Bを印加したときに液晶分子が反転しない領域、即ち一方の電極基板に単極性パルス印加するのと同期して他方の電極基板にsignal-A, signal-Bのどちらかを選択して印加することで液晶分子の反転・非反転を制御できる領域がマージンである。

【0020】なお、図18と図22とを比較すると、負の誘電率異方性を有するFLCの場合、Vmin付近でのマージンがパルス幅 $\tau$ の方向に非常に広がっていることがわかる。

【0021】ところで、この負の異方性を持つものは $\tau$ -Vminモードと呼ばれ、1986年発行の「Journal of Applied Physics」の25巻のL839-L840ページ、Hiroshi Orihara による“Anomalous Switching Behavior of a Ferroelectric Liquid Crystal with Negative Dielectric Anisotropy”や、1989年発行の「Liquid Crystals」の6巻の341-347ページ、F.C.Sauders らによる“Electro-Optic pulse response of ferroelectric liquid crystals”等に開示されている。

【0022】また、具体的な駆動法としては、1991年発行のFerroelectricsの第122巻の63-79ページ、P.W.H.SURGUYらによる“THE ‘JOERS/ALVEY’ FERROELECTRIC MULTIPLEXING SCHEME”や1992年発行のFerroelectricsの第132巻の293-307ページ、C.T.H.YEOHらによる“ADDRESSING SCHEMES FOR FERROELECTRIC LIQUID CRYSTAL MATRIX DISPLAYS”、特開平2-204722号、特開平9-127487号、1992年発行のSociety for Information Display international symposium digest of technical papers volume XXIIIの217-220ページ及び221-223ページ及び221-223ページに記載されている駆動方法がある。

【0023】ここで、これらの駆動方法では走査非選択期間には情報信号による交番電界を印加しているが、この $\tau$ -VminモードのFLCは誘電率異方性が負であるため分子軸と直交する方向にトルクが働き、駆動時のチルト角（見かけのチルト角）が拡大するというACスタビライズ現象を利用して明るくかつコントラストが高い表示をしていた。

【0024】一方、FLCの双安定性（メモリ性）を生かし、大画面で高精細な表示を行う駆動法として部分書換走査方式がある。なお、この部分書換走査方式に関しては神辺らの米国特許第4655561号公報などで提案された方法を基に本出願人が提案した特開昭63-285141号公報や特開昭63-65494号公報に記載の「低フレーム周波数駆動（マルチインターレス走査）+部分書換走査」によって開示している。

【0025】また、特開平5-27716号などにより画像情報変更がある場合には部分書換を行い、変更のない場合には液晶表示素子に電圧を加えない「メモリ表示」なる方法が開示されており、消費電力の軽減及び耐久性の向上を図っている。さらに、特開平5-188351号などにより上記の方法に対して画像情報の変更がない場合には低電圧で駆動する方法が開示されており、同様に消費電力の軽減及び耐久性の向上を図っている。

【0026】即ち、このようにこれまでの駆動方法としては画像情報に変更があったときは部分書換走査を行い、変更のないときには、

(1) マルチインターレスなどによる全画面リフレッシュ走査

(2) メモリ表示

(3) 低電圧駆動によるリフレッシュ走査  
のいずれかを行っている。

【0027】

【発明が解決しようとする課題】しかしながら、このような従来の液晶装置において、 $\tau$ -Vminモードに、これらの手法を適用した場合、(1)の全画面リフレッシュ走査においては前記特開平5-27716号または特開平5-188351号で指摘しているとおり、長時間同じ画像を表示することによる画質劣化の問題がある。

【0028】また(2)のメモリ表示方式においては、ACスタビライズ効果の有無により駆動時とメモリ時の見かけのチルト角が異なるため、駆動時とメモリ時の切替時にちらつきを生じてしまう問題がある。さらに

(3)の低電圧駆動によるリフレッシュ走査においてはメモリ表示方式と同様にちらつきを生じてしまう問題と、走査選択信号電圧Vsを低くするとマージンがなくなってしまうという問題があった。

【0029】そこで、本発明は、上記の問題に鑑みなされたものであり、メモリ表示の際、通常表示との切替時のちらつきを生じさせず、また良好な表示を保持したまま消費電力を軽減することのできる液晶装置を提供することを目的とするものである。

【0030】

【課題を解決するための手段】本発明は、走査電極群と情報電極群とで構成したマトリクス電極の間に、配向状態に応じて2つの安定状態を示す液晶を配した液晶素子を具備する液晶装置において、前記液晶素子に表示させる画像情報を記憶する画像情報記憶手段と、前記画像情報記憶手段に記憶されている画像情報に基づき前記走査電極群に走査信号を、前記情報電極群に情報信号をそれぞれ印加する駆動手段と、前記画像情報記憶手段に記憶されている画像情報が所定期間変更されていないことを検出する検出手段と、前記検出手段の検出信号に基づき、前記画像情報が所定期間変更されていない場合は、前記情報信号の周波数を所定の周波数まで下げるよう前

記駆動手段を制御する駆動制御手段と、を有することを特徴とするものである。

【0031】また本発明は、前記所定の周波数は、前記液晶の見かけのチルト角が略一定となる周波数であることを特徴とするものである。

【0032】また本発明は、前記液晶が強誘電性液晶であることを特徴とするものである。

【0033】また本発明は、前記強誘電性液晶がC2配向をとることを特徴とするものである。

【0034】また本発明は、前記強誘電性液晶の誘電率異性が負の値をとることを特徴とするものである。

【0035】また本発明のように、液晶素子に表示させる画像情報を画像情報記憶手段により記憶すると共に、画像情報記憶手段に記憶されている画像情報に基づき駆動手段により走査電極群に走査信号を、情報電極群に情報信号をそれぞれ印加する。そして、画像情報記憶手段に記憶されている画像情報が所定期間変更されていないことを検出手段が検出すると、駆動制御手段は検出手段の検出信号に基づき、駆動手段を制御して情報信号の周波数を液晶の見かけのチルト角が略一定となる周波数まで下げるようにする。

【0036】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて詳細に説明する。

【0037】図1は本発明の実施の形態に係る液晶装置の構成を示すブロック図であり、同図において、1はシステムバス、50はFLCディスプレイユニット、40はFLCディスプレイユニット50の制御回路である。

【0038】ここで、この制御回路40には、アドレス信号やアクセス要求信号、応答信号等のドライバ2、データバッファ3、不図示のホストCPUと制御回路内のプロセッサとのインターフェイス回路であるホストインターフェイス4、VGAのレジスタ等をサポートする専用LSIにて構成されるVGAサポートチップ5、描画やデータ転送を行うグラフィックスプロセッサ6、表示情報を記憶する画像情報記録手段であるビデオメモリ9、ビデオメモリ9へのアクセス状態を監視すると共に、ビデオメモリ9へのアクセス信号によりリセットされるアクセスサンプリングカウンタ7、ビデオメモリ9への制御信号を発生するメモリコントローラ8、グラフィックスプロセッサ用のプログラムを記憶するダイナミックRAM等により構成されるプログラムメモリ10、FLCディスプレイユニット50との間でビデオデータや同期信号等のやり取りを行うビデオインターフェイス11が設けられている。

【0039】なお、20はアドレス信号やアクセス要求信号、応答信号等、21はVGAサポートチップ5やグラフィックスプロセッサ6へのアクセス信号、23はグラフィックスプロセッサ6とプログラムメモリ10間で送受されるデータ、22はデータバッファ3とVGAサ

ポートチップ5やグラフィックスプロセッサ6及びビデオメモリ9間で送受されるデータ、24はVGAサポートチップ5からメモリコントローラ8に対するビデオメモリ9へのアクセス要求信号である。

【0040】さらに、25はグラフィックスプロセッサ6からメモリコントローラ8に対するビデオメモリ9へのアクセス要求信号、26はビデオメモリ9への制御信号、27はビデオメモリ9から読み出された表示データ、28はFLCディスプレイユニット50へ送出するデータ、29はFLCディスプレイユニット50との間の同期信号や制御信号、30は同期信号や制御信号、31はアクセスサンプリングカウンタ7に入力される同期信号、32はビデオメモリ9に対して一定時間以上アクセスがなかったことの通知信号である。

【0041】一方、FLCディスプレイユニット50には、強誘電性液晶を用いた表示パネル18、ディスプレイ制御回路40とのインターフェイスや、セグメント及びコモン両ドライバのコントロール等、ディスプレイユニット全体の制御を行うディスプレイコントローラ12、ディスプレイコントローラ12からのビデオデータ34を1ライン分転送するシフトレジスタ13、1ライン分のビデオデータを記憶するラインメモリ14、ラインメモリ14にあるビデオデータに従って表示パネル18の情報電極に所定のタイミングで所定の駆動波形を出力するセグメントドライバ15が設けられている。

【0042】また、FLCディスプレイユニット50には、ディスプレイコントローラ12からの走査線アドレスデータ35に従って1本の走査線を選択するラインアドレスデコーダ16、選択された走査線(走査電極)に所定のタイミングで所定の駆動波形を出力するコモンドライバ17が設けられている。また、33及び36はそれぞれセグメント及びコモン各ドライバ15、17への制御線である。

【0043】なお、シフトレジスタ13、ラインメモリ14及びセグメントドライバ15により、またラインアドレスデコーダ16及びコモンドライバ17により、駆動手段を構成する情報電極駆動回路及び走査電極駆動回路がそれぞれ構成される。

【0044】ところで、図2は表示パネル18の部分的な拡大図であり、同図において、201は複数の走査電極、202は複数の情報電極であり、これらの走査電極群と情報電極群はマトリクス電極を構成している。また、203は走査電極201と情報電極202の交差部分により構成され表示単位となる画素である。

【0045】また、図3は表示パネル18の部分的な断面図である。同図において、301はアナライザ、309はボラライザであり、これらは互いにクロスニコルで配置されている。302と308はガラス基板、303と307は絶縁膜、304と306は配向膜、305は強誘電性液晶、310はシール材である。なお、上記の

構成で多色カラー表示装置として使用する場合には、3画素分を新たな画素とし、それぞれにカラーフィルターを配置すればよい。

【0046】次に、この表示パネル18の作製手順について説明する。

【0047】まず、透明電極としてスパッタ法により70nmの厚さのITO（酸化インジウム：錫）膜、絶縁膜として120nmの厚さのTaO（酸化タンタル）膜を形成した一対のガラス基板を用意し、両方の基板のITO膜上にポリイミドの前駆体であるポリアミック酸LP-64（東レ（株）製）のNMP（Nメチルピロリドン）：n-BC（n-ブチルセロソルブ）混合溶液をスピコートした。なお、塗布溶液はNMP：n-BC＝2：1の混合溶媒にLP-64を1重量%となるように調製し、スピン条件は、45回転/秒で20秒行った。

【0048】この基板を、80℃のオープン中で5分間、溶媒乾燥を行った後、200℃のオープン中で1時間の加熱焼成を行いイミド化した。得られたポリイミド膜は約10nmの厚さで、この膜をラビング処理して配向膜とした。ラビングは、直径10cmのローラーに巻

き付けたナイロン製の布を用い、16.7回転/秒、配向膜表面に対する布の押し込み0.4mm、基板の送り速度10mm/秒で、同じ方向に二回（片道）のラビングを行った。

【0049】その後、この基板表面に平均粒径1.2μmのシリカビーズを0.008重量%で分散させたIPA（イソプロピルアルコール）溶液を、25回転/秒で10秒間の条件でスピン塗布し、分布密度300個/μm<sup>2</sup>程度のビーズスペーサを散布した。

【0050】以上のようにして得られた二枚の基板を対向して貼り合わせ、150℃のオープン中で90分間熱硬化させ、セルとした。このセルに、C2配向をとり、負の誘電率異方性を有する強誘電性液晶であるヘキスト社製のFELIX-016/000、FELIX-016/030、FELIX-016/100などを減圧下（10Pa）、等方相温度（100℃）で注入し、Sm\* C相まで徐冷することにより液晶素子とした。

【0051】なお、FELIX-016/000の物性値は下記のとおりである。

#### Material Properties

##### Phase Transition Temperatures (°C)

I - N	93 - 89 °C
N - S <sub>A</sub>	85 °C
S <sub>A</sub> - S <sub>C</sub>	72 °C
S <sub>C</sub> - X	-20 °C

#### Electro Optical Properties

Spontaneous Polarization	25°C	-4.3 nC/cm <sup>2</sup>
Rotational Viscosity (γ <sub>r</sub> <sup>(d)</sup> )	25°C	61 mPas
Cone Angle (2θ <sub>OC</sub> )	25°C	50.4 °
Helical Pitch in N <sup>*</sup>	85°C	60 μm
Δε	25°C	-2.0
δε	30°C	+0.29
Optical Anisotropy	30°C	0.161
2θ <sub>eff</sub> under 5V	25°C	23.9 °

#### Minimum Storage Temperature

in bulk	500hr at	-10 °C
in cell	500hr at	-10 °C

また、FELIX-016/030の物性値は下記のと

おりである。

**Material Properties****Phase Transition Temperatures (°C)**

I - N	93 - 90 °C
N - S <sub>A</sub>	85 °C
S <sub>A</sub> - S <sub>C</sub>	72 °C
S <sub>C</sub> - X	-20 °C

**Electro Optical Properties**

Spontaneous Polarization	25°C	-5.9 nC/cm <sup>2</sup>
Rotational Viscosity ( $\gamma_1^{(d)}$ )	25°C	82 mPas
Cone Angle (2 $\theta_{DC}$ )	25°C	51.0 °
Helical Pitch in N'	85°C	47 $\mu$ m
$\Delta\epsilon$	25°C	-2.0
$\delta\epsilon$	30°C	+ 0.46
Optical Anisotropy	30°C	0.161
$2\theta_{eff}$ under 5V	25°C	23.9 °

**Minimum Storage Temperature**

in bulk	500hr at	-10 °C
in cell	500hr at	-10 °C

また、FELIX-016/100の物性値は下記のとおりである。

**Material Properties****Phase Transition Temperatures (°C)**

I - N	94 - 90 °C
N - S <sub>A</sub>	85 °C
S <sub>A</sub> - S <sub>C</sub>	72 °C
S <sub>C</sub> - X	-20 °C

**Electro Optical Properties**

Spontaneous Polarization	25°C	-10.5 nC/cm <sup>2</sup>
Rotational Viscosity ( $\gamma_1^{(d)}$ )	25°C	60 mPas
Cone Angle (2 $\theta_{DC}$ )	25°C	54.3 °
Helical Pitch in N'	85°C	29 $\mu$ m
$\Delta\epsilon$	25°C	-2.0
$\delta\epsilon$	30°C	+ 0.68
Optical Anisotropy	30°C	0.164
$2\theta_{eff}$ under 5V	25°C	22.2 °

**Minimum Storage Temperature**

in bulk	500hr at	-10 °C
in cell	500hr at	-10 °C

次に、このような表示パネル18を備えた液晶装置における画面表示の基本動作について説明する。

【0052】まず、ホストCPUが表示画面の更新を行う場合（オペレータが通常の操作を行っている場合）について説明する。

【0053】一般のCRT制御回路ではホストCPUがビデオメモリを直接ランダムアクセスできるのに対し、本実施の形態におけるFLCディスプレイ制御回路40においては、ホストCPUが直接ビデオメモリ9をランダムアクセスできず、ホストCPUはグラフィックスブ



ロセッサ6を介して表示データの書換等を行う。

【0054】例えば、直線を表示するようなケースでは、ホストCPUはグラフィックスプロセッサ6に対して直線描画コマンドを発行して始点、終点等の必要な情報を与える。そして、グラフィックスプロセッサ6は与えられた情報に従ってアクセスアドレス等を決定し、ビデオメモリ9をアクセスする。また、他の図形や文字等の表示や、VGA関連のコマンドも同様にホストCPUからの命令によって（VGAの場合は、BIOSコマンドとして）、それぞれグラフィックスプロセッサ6やVGAサポートチップ5がビデオメモリ9をアクセスすることによって実行される。

【0055】なお、このようにグラフィックスプロセッサ6やVGAサポートチップ5がビデオメモリ9に対してアクセスすると、ビデオメモリ9へのアクセス状態を監視し、ビデオメモリ9に記憶されている画像情報が所定期間変更されていないことを検出する検出手段であるアクセスサンプリングカウンタ7はリセットされ、また最初から計数を始める。

【0056】ここで、このアクセスサンプリングカウンタ7は、ある所定期間（時間）以上ビデオメモリ9へのアクセス（書き込み）が行われないうち、その旨の通知信号32をFLCディスプレイユニット50に出力する。なお、オペレータが通常の操作を行っている場合は、ビデオメモリ9に対するアクセスが連続して行われるため、アクセスサンプリングカウンタ7から通知信号32が出力されることはない。

【0057】一方、ビデオメモリ9内の表示データはグラフィックスプロセッサ6からの指示によって1ラインずつビデオメモリ9から読み出され、走査線アドレスデータ（図1の制御回路側には図示せず）と共にビデオインターフェイス11を介してFLCディスプレイユニット50に出力される。

【0058】このとき、グラフィックスプロセッサ6は、与えられた描画コマンドから応答性の要求されるデータ、即ち部分書換の必要な画像情報かどうかの判断を行うか、もしくはホストCPUがグラフィックスプロセッサ6に対して部分書換の必要なデータかどうかの識別情報を与えるかのどちらかの方法によって描画事象の判断を行い、FLCディスプレイにとって表示の応答性が要求される表示データを優先的に転送する。

【0059】そして、FLCディスプレイユニット50のディスプレイコントローラ12はFLCディスプレイ制御回路40からの走査線アドレスデータと表示データ（ビデオデータ）を受け取り、走査線アドレスデータ35をラインアドレスデコード16に、ビデオデータ34をシフトレジスタ13にそれぞれ転送する。

【0060】この後、ラインアドレスデコード16は走査線アドレスデータ35に基づいて或る1本の走査線（走査電極）（図2参照）を選択し、コモンドライバ1

7は選択された走査線に予め定められた駆動波形を選択期間の間（1水平走査期間）出力する。

【0061】一方、シフトレジスタ13は1ライン分のビデオデータのシフトを終了すると、そのビデオデータをラインメモリ14に転送し、セグメントドライバ15は、ラインメモリ14のビデオデータに応じた駆動波形をコモンドライバ17の選択期間と同期して出力する。なお、ラインメモリ14は、所定の水平走査期間の間、本実施の形態においては12水平走査期間の間保持する。

【0062】このように、通常操作時の表示パネル18への書き込み動作は、一般的に広く知られている線順次走査によって行われ、その際、カーソル移動、文字入力、画面スクロール等、マン・マシンインターフェイスとして、特に応答性を要求される描画情報に関しては部分書換走査、それ以外の描画情報はマルチインターレース等による全画面リフレッシュ走査が行われる。

【0063】次に、ホストCPUが一定期間（時間）以上表示画面の更新を行わないメモリ表示の場合について説明する。

【0064】この場合は、既述したようにアクセスサンプリングカウンタ7はFLCディスプレイユニット50に検出信号である通知信号32を出力し、FLCディスプレイユニット50は、この通知信号32によってディスプレイ上の表示がちらつきを生じることなくメモリ状態になるよう表示パネル18への駆動信号を変更する。

【0065】なお、アクセスサンプリングカウンタ7はビデオメモリ9へのアクセス（書き込み）信号をリセット（もしくはプリセット）信号とし、FLCディスプレイユニット50からの同期信号31（例えば、水平同期信号）をクロックとするカウンタであり、このカウンタのオーバーフロー（キャリー）信号をビデオメモリ9に対して一定時間以上アクセスのなかったことの通知信号32としている。

【0066】実際には同期信号31（水平同期信号）から1フレーム時間（例えば、走査線数を1024本とすると水平同期信号×1024）を計数し、その64分周したものをクロックとして8ビットカウンタ（アクセスサンプリングカウンタ）に入力している。

【0067】ここで、FLCディスプレイパネルの標準的な水平走査時間を仮に100μsとすると、検出時間は、カウンタのプリセットの値によって約6秒から約27分まで設定可能となる。この設定された検出時間の間ビデオメモリ9へのアクセスが発生しなかったとき、アクセスサンプリングカウンタ7は通知信号32をアサート（イネーブル状態）し、ディスプレイコントローラ12にビデオメモリ9へのアクセスが停止していること（画面表示に変更がないこと）を知らせる。なお、この通知信号32は表示パネル18の駆動とは非同期に出力される。

【0068】一方、ディスプレイコントローラ12は、通知信号32がアサートされたことを認識すると、現在走査中の走査電極の駆動が終わるのを待って（通知信号32を非同期で受け取る為）、セグメント、コモン両ドライバ15、17に対し駆動波形変更信号（信号33及び36内に含まれている）を送る。

【0069】なお、この期間、走査信号は、後述する図8に示すVcを保っている。即ち、走査終了後、セグメントドライバ15の全ビットが図8のBに示す波形を一定の期間出力するようにすることで輝度を保持する。

【0070】次にメモリ状態から通常駆動状態へ復帰するときの動作を説明する。

【0071】アクセスサンプリングカウンタ7は、ビデオメモリ9へのアクセスが一度でも行われると即座に通知信号32をネグート（ディスエーブル状態）し、ディスプレイコントローラ12に対してビデオメモリ9へのアクセス（書き込み要求）があったことを知らせる。

【0072】ここで、この通知信号32はアサート時と同様、表示パネル18の駆動（走査）とは非同期に出力されるため、ディスプレイコントローラ12は現在走査中の走査電極の駆動が終わるのを待って（表示パネルの走査と同期をとって）、セグメント、コモン両ドライバへの駆動波形変更信号33及び36をネグートすることによって、通常駆動状態、即ち上述の「部分書換走査＋全画面リフレッシュ走査」状態に復帰させる。

【0073】ところで、図4は、例えば温度が25℃、駆動電圧5Vのときの見かけのチルト角の周波数依存性を示す図である。そして、この図からACスタビライズ効果が有効な周波数領域では見かけのチルト角はほぼ一定であることがわかる。

【0074】そこで、画像情報に変更がないとき、即ちメモリ表示のときは、情報信号を印加する周波数を下げることにより、リフレッシュ走査による画質劣化を低減させることができる。また、周波数を下げる際、見かけのチルト角がほぼ一定となる範囲で下げることにより、見かけのチルト角をほぼ一定とし、ちらつきを生じさせないようにすると共に、良好な表示を保持したまま、周波数を下げた分だけ消費電力を軽減することができる。

【0075】なお、周波数を下げた場合でも、液晶305は既述した図22に示す通り、パルス幅 $\tau$ の方向にマージンが非常に広がっているので、良好な表示を保つことができる。

【0076】また、図5は見かけのチルト角の周波数依存性と電圧依存性を同時にプロットしたものである。さらに、図6は図5の周波数をパルス幅に変換したものである。

【0077】そして、図6から明らかなように、例えば通常走査時、パルス幅40 $\mu$ s、信号電圧5Vの情報信号で駆動するとチルト角は16.4°となり、このチルト角を一定に保つにはメモリ状態の時、例えばパルス幅

80 $\mu$ s、信号電圧5.3Vの情報信号で駆動すればよい。

【0078】一方、図7は、本実施の形態において、通常走査時、液晶装置の表示パネル18に印加してマトリクス駆動を行う駆動波形を示す図である。なお、同図において、Aは走査選択信号、Bは走査非選択信号、Cは明表示する時の情報信号、Dは暗表示する時の情報信号、Eは明表示する時に液晶に印加されるA-C合成波形、Fは暗表示する時に液晶に印加されるA-D合成波形である。

【0079】また、1Hは一水平走査期間であり、情報信号の幅と一致している。 $\Delta Tr$ は走査選択信号の消去パルス幅、 $\Delta Ts$ は走査選択信号の選択パルス幅、 $\Delta Td$ は情報信号の選択パルス幅である。さらに、Vcは表示パネル18内の基準電位、V1は走査選択信号の選択パルスの電位、V2は走査選択信号の消去パルスの電位、V3は明情報信号の選択パルスの電位かつ暗情報信号の補助パルスの電位、V4は暗情報信号の選択パルスの電位かつ明情報信号の補助パルスの電位である。

【0080】また、図8は表示パネル18がメモリ状態のときに印加する波形であり、Aは走査信号、B情報信号、Cは液晶に印加されるA-B合成波形である。また、同図において、 $\Delta Tm$ は情報信号の選択パルス幅、Vcは表示パネル18内の基準電位、V5、6は情報信号の電位である。

【0081】なお、図9は図7、8で示した波形のタイミングチャートである。

【0082】同図に示すように、駆動制御手段であるディスプレイコントローラ12は、通知信号32がアサートされたことを認識すると、現在走査中の走査電極の駆動が終わるのを待って（通知信号32を非同期で受け取る為）、セグメント、コモン両ドライバに対し駆動波形変更信号を送る。

【0083】これにより、それまで表示パネル18に印加されていた図7に示されるような駆動波形が、図8に示すような駆動波形に変わる。なお、通知信号32がネグートされると、駆動波形を図7に示すものに戻す。

【0084】次に、以下の条件で表示パネル18を駆動するようにした本実施の形態の実施例1、2について説明する。

【0085】即ち、実施例1においては、温度が25℃の時、通常走査状態では情報信号のパルス幅を40 $\mu$ s、情報信号電圧を5.0Vとし、メモリ状態の時は情報信号のパルス幅を80 $\mu$ s、情報信号電圧を5.0Vとして駆動した。その結果、通常走査状態とメモリ状態のチルト角の変動をほぼ0.4°に抑えることができた。また、表示パネル18で消費する電力はほぼ1/2になった。

【0086】なお、図10は本実施例で用いた駆動波形の各パラメータV1～V6、Vc、 $\Delta Tr$ 、 $\Delta Ts$ 、 $\Delta$

$T_d$ ,  $\Delta T_m$ ,  $1H$ と温度との関係を示す図であり、同図に示すようにパラメータ $V_1 \sim V_6$ ,  $V_c$ ,  $\Delta T_r$ ,  $\Delta T_s$ ,  $\Delta T_d$ ,  $\Delta T_m$ ,  $1H$ を設定することで、 $25^\circ\text{C}$ 以外の温度でもメモリー状態のチルト角の変動を抑えることができる。

【0087】また、本実施の形態では、同図に示すように走査選択信号の選択期間 $\Delta T_s$ を変化させることでマージンの温度変化に対応しているが、この効果により一水平走査期間 $1H$ 及び情報信号の選択期間 $\Delta T_d$ が温度によらず一定となるため、コントラストの変動をより少なく抑えることができる。

【0088】次に、実施例2について説明する。

【0089】本実施例においては、温度が $25^\circ\text{C}$ の時、通常走査状態では情報信号のパルス幅を $40\mu\text{s}$ 、情報信号電圧を $5.0\text{V}$ とし、メモリー状態の時は情報信号のパルス幅を $80\mu\text{s}$ 、情報信号電圧を $5.3\text{V}$ として駆動した。その結果、通常走査状態とメモリー状態のチルト角の変動をほぼ $0.1^\circ$ に抑えることができた。また表示パネル18で消費する電力はほぼ56%になった。

【0090】図11は本実施の形態に用いた駆動波形の各パラメータ $V_1 \sim V_6$ ,  $V_c$ ,  $\Delta T_r$ ,  $\Delta T_s$ ,  $\Delta T_d$ ,  $\Delta T_m$ ,  $1H$ と温度との関係を示す図であり、このようにパラメータ $V_1 \sim V_6$ ,  $V_c$ ,  $\Delta T_r$ ,  $\Delta T_s$ ,  $\Delta T_d$ ,  $\Delta T_m$ ,  $1H$ を設定することで、 $25^\circ\text{C}$ 以外の温度でもメモリー状態のチルト角の変動を抑えることができる。

【0091】次に、実施例3、4について説明する。

【0092】図12、13は本実施例に用いた別の駆動波形の各パラメータと温度との関係を示す図である。ここで、既述した実施例1、2では走査選択信号の選択期間 $\Delta T_s$ を変化させることでマージンの温度変化に対応しているが、本実施例においては、同図に示すように、一水平走査期間 $1H$ を変動させてマージンの温度変化に対応している。

【0093】

【発明の効果】以上説明したように本発明のように、画像情報記憶手段に記憶されている画像情報が所定期間変更されていない場合は、画質劣化の原因となるリフレッシュ走査をやめると共に、情報信号の周波数を液晶の見かけのチルト角が略一定となる周波数まで下げることにより、通常表示との切替の際のちらつきを生じさせず、また良好な表示を保持したまま消費電力を軽減することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る液晶装置の構成を示すブロック図。

【図2】上記液晶装置の表示パネルの部分拡大平面図。

【図3】上記表示パネルの部分断面図。

【図4】上記表示パネルの液晶の見かけのチルト角の周波数依存性を示す図。

【図5】上記見かけのチルト角と情報信号電圧の周波数依存性を示す図。

【図6】上記見かけのチルト角と情報信号電圧のパルス幅依存性を示す図。

【図7】通常走査時、上記表示パネルに印加される駆動波形を示す図。

【図8】メモリー状態の時、上記表示パネルに印加される駆動波形を示す図。

【図9】上記メモリー状態において表示パネルを制御するタイミングチャート。

【図10】本実施の形態の実施例1で用いた駆動波形の各パラメータと温度との関係を示す図。

【図11】本実施の形態の実施例2で用いた駆動波形の各パラメータと温度との関係を示す図。

【図12】本実施の形態の実施例3で用いた駆動波形の各パラメータと温度との関係を示す図。

【図13】本実施の形態の実施例4で用いた駆動波形の各パラメータと温度との関係を示す図。

【図14】液晶素子の $\tau$ -V特性を調べるための駆動波形を示す図。

【図15】液晶素子のノーマルモードの $\tau$ -V特性の第1の例を示す図。

【図16】液晶素子のノーマルモードの $\tau$ -V特性の第2の例を示す図。

【図17】液晶素子のノーマルモードの $\tau$ -V特性の第3の例を示す図。

【図18】液晶素子のノーマルモードにおけるマージンを説明する図。

【図19】液晶素子の $\tau$ -Vminモードの $\tau$ -V特性の第1の例を示す図。

【図20】液晶素子の $\tau$ -Vminモードの $\tau$ -V特性の第2の例を示す図。

【図21】液晶素子の $\tau$ -Vminモードの $\tau$ -V特性の第3の例を示す図。

【図22】液晶素子の $\tau$ -Vminモードにおけるマージンを説明する図。

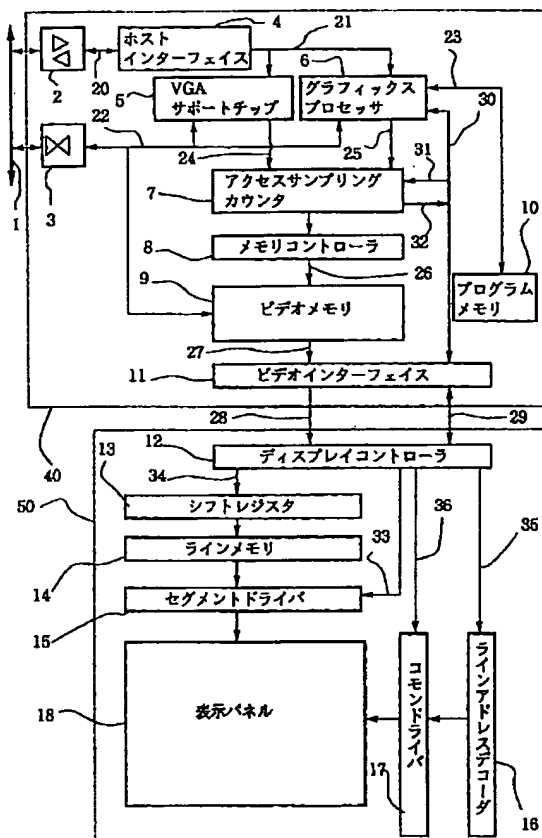
【符号の説明】

7	アクセスサンプリングカウンタ
9	ビデオメモリ
12	ディスプレイコントローラ
13	シフトレジスタ
14	ラインメモリ
15	セグメントドライバ
16	ラインアドレスデコーダ
17	コモンドライバ
18	表示パネル
32	通知信号
40	制御回路
50	FLCディスプレイユニット
201	走査電極

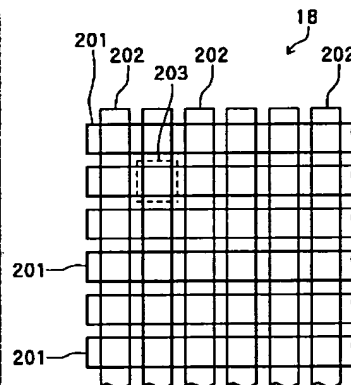
202 情報電極  
203 画素

302, 308 ガラス基板  
305 強誘電性液晶

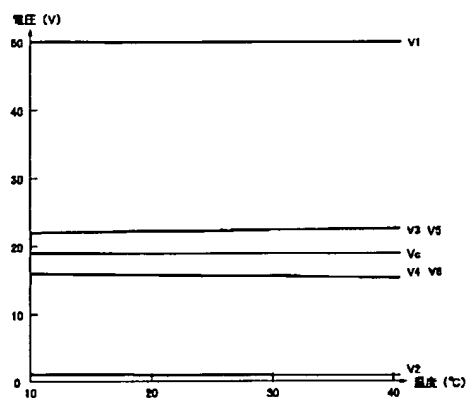
【図1】



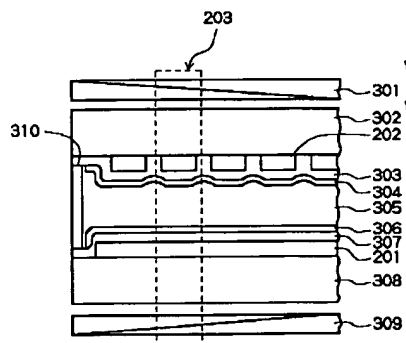
【図2】



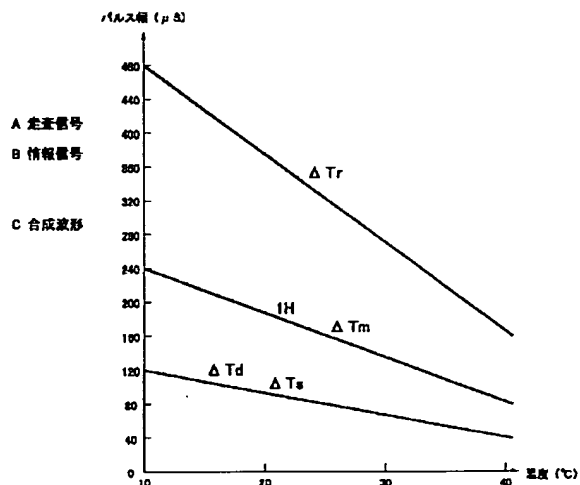
【图 12】



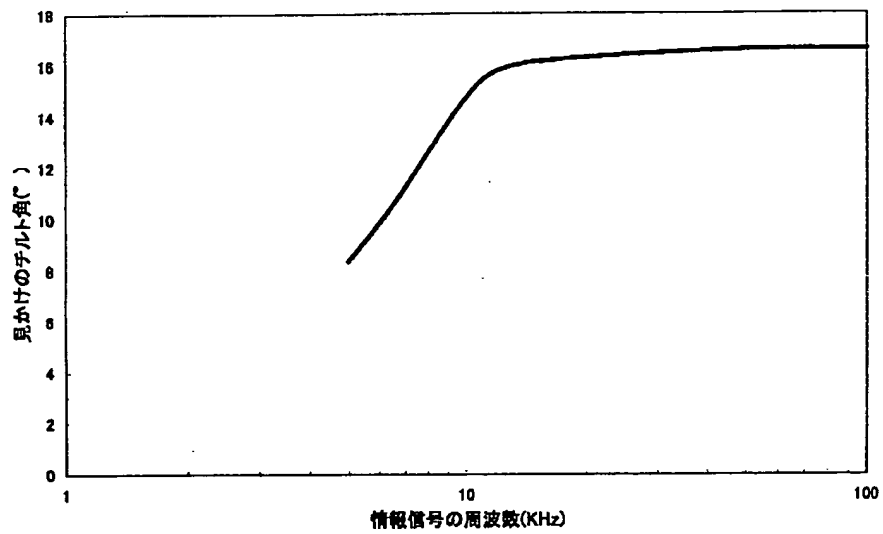
【図3】



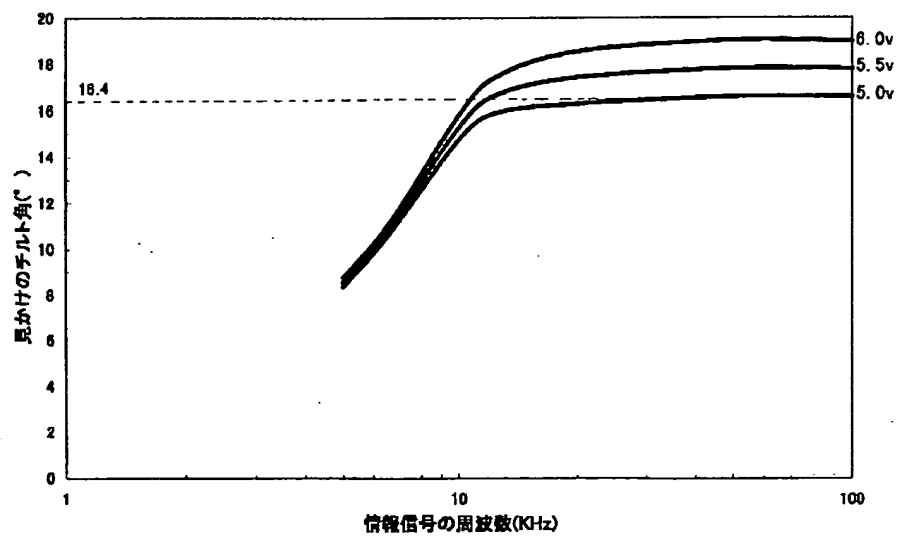
【図8】



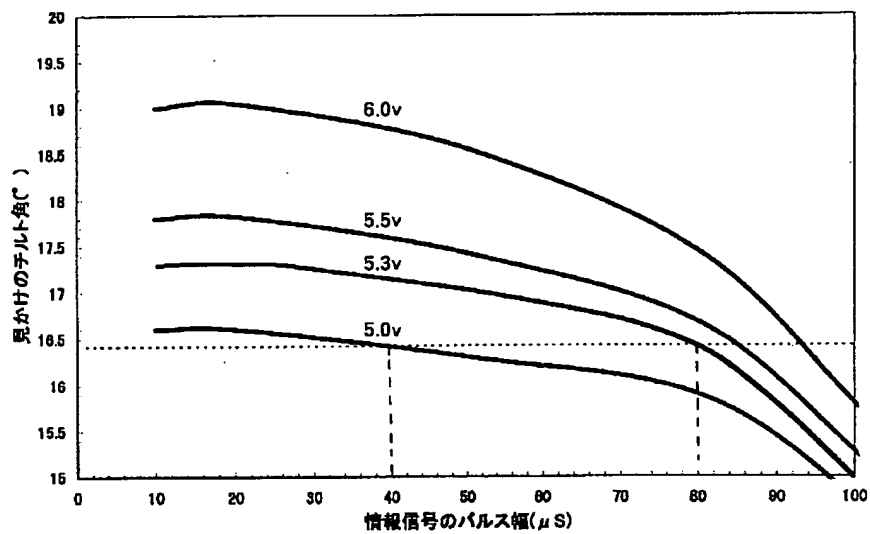
【図4】



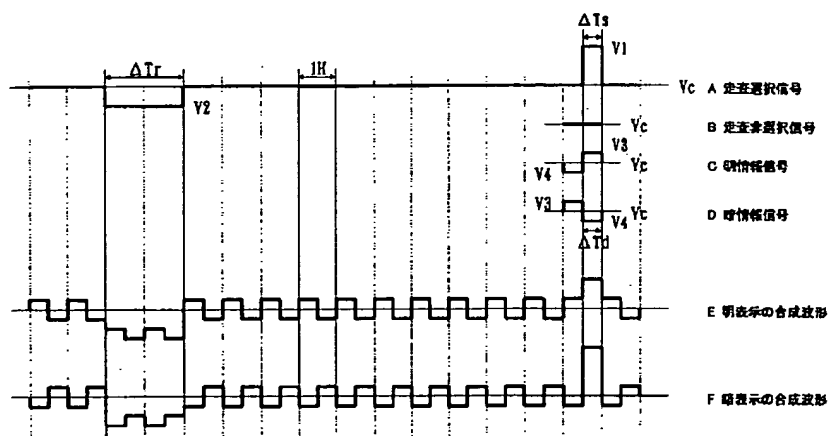
【図5】



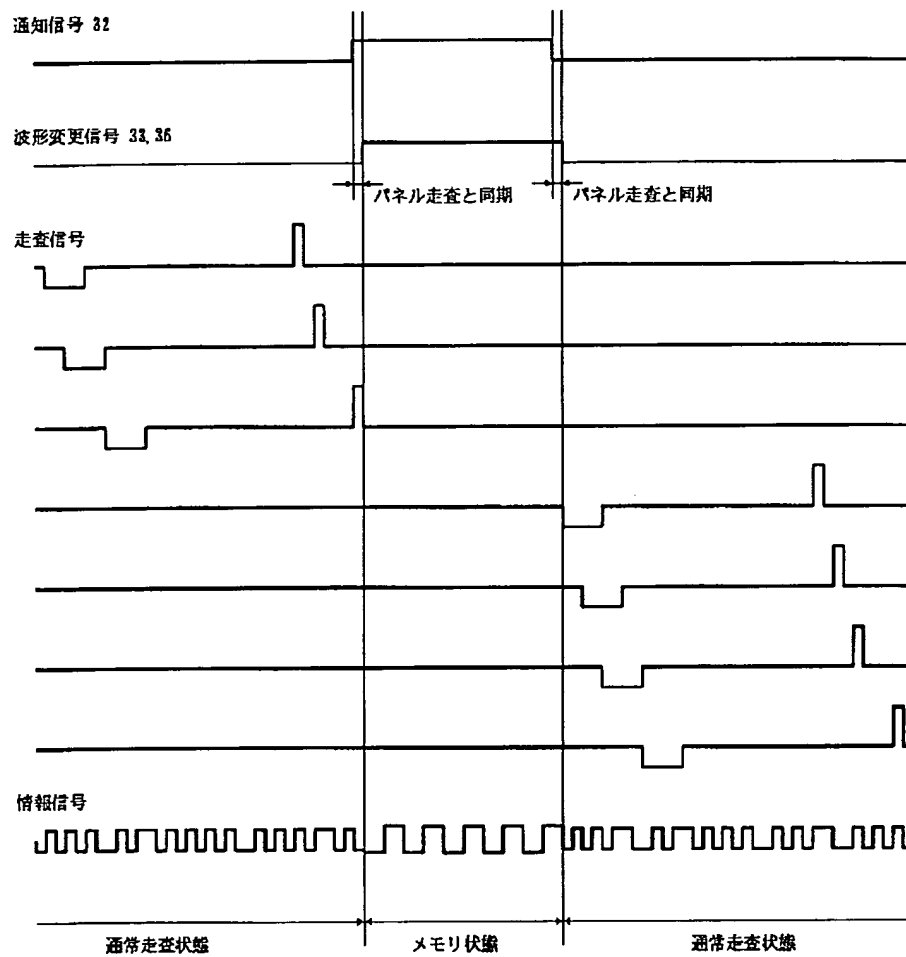
【図6】



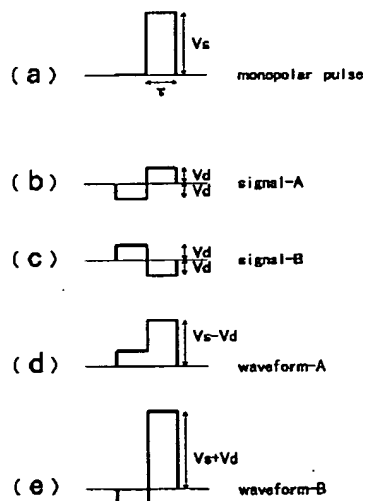
【図7】



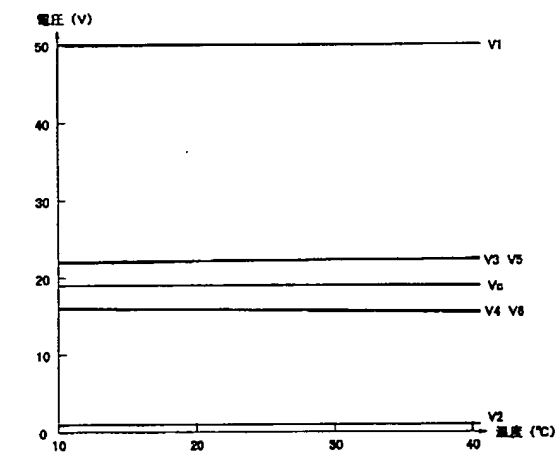
【図9】



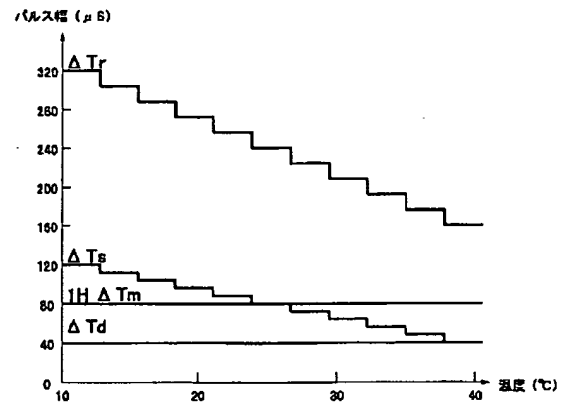
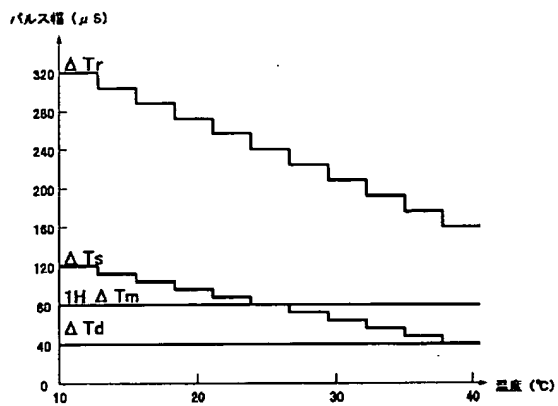
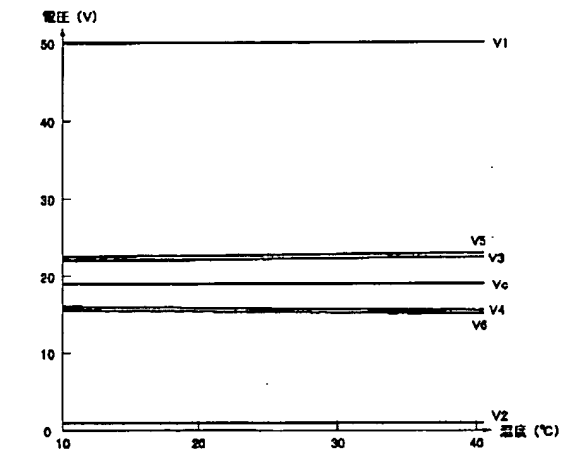
【図14】



【図10】

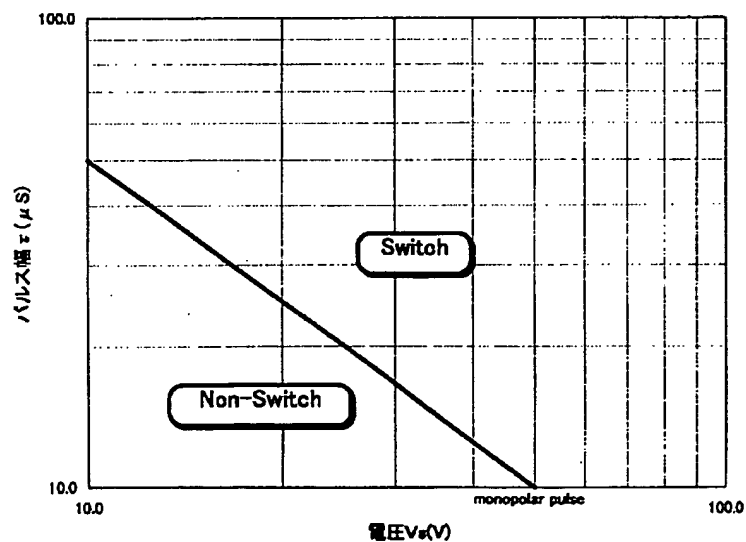


【図11】



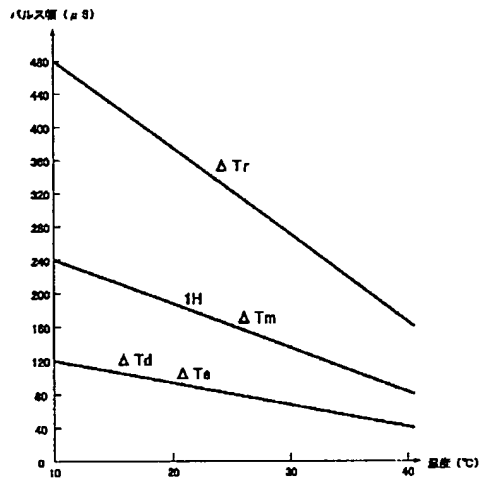
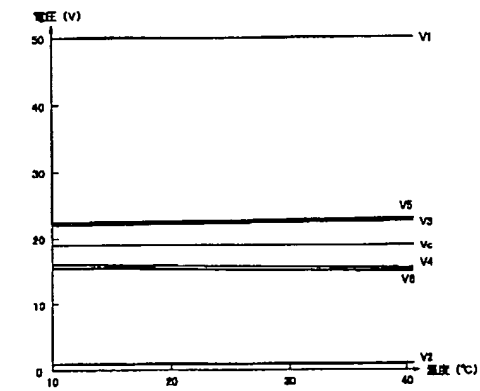
【図15】

ノーマルモードの $\tau$ -V特性



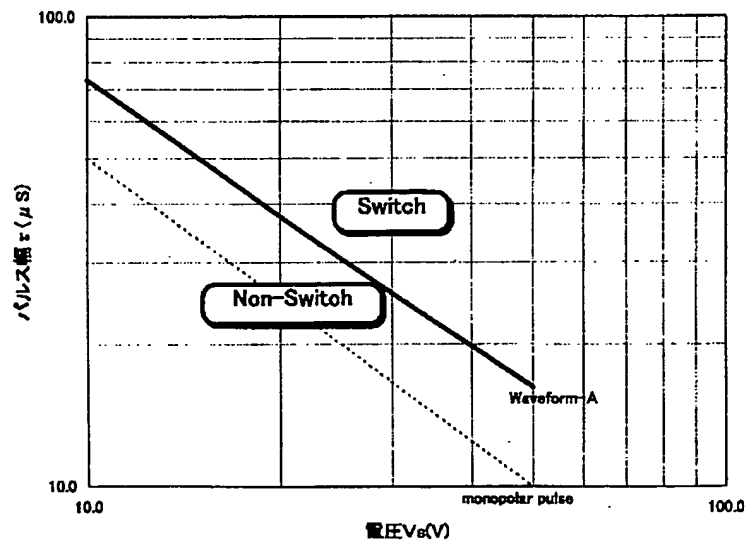


【図13】



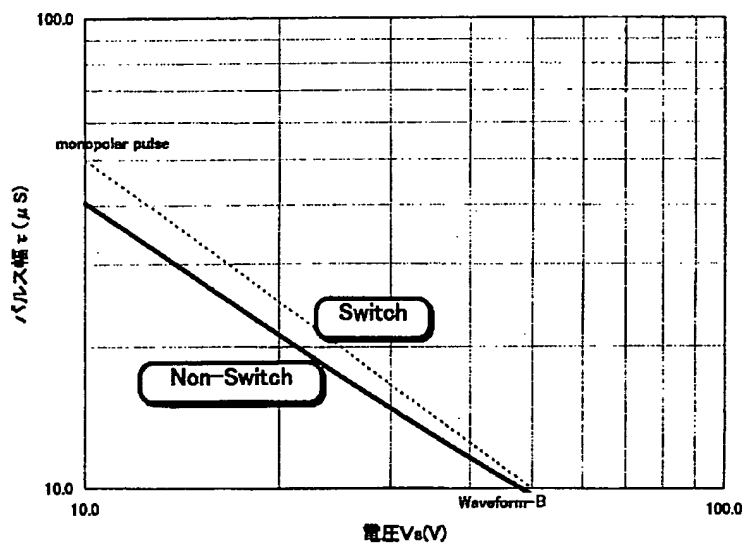
【図16】

ノーマルモードの  $\tau$ -V特性



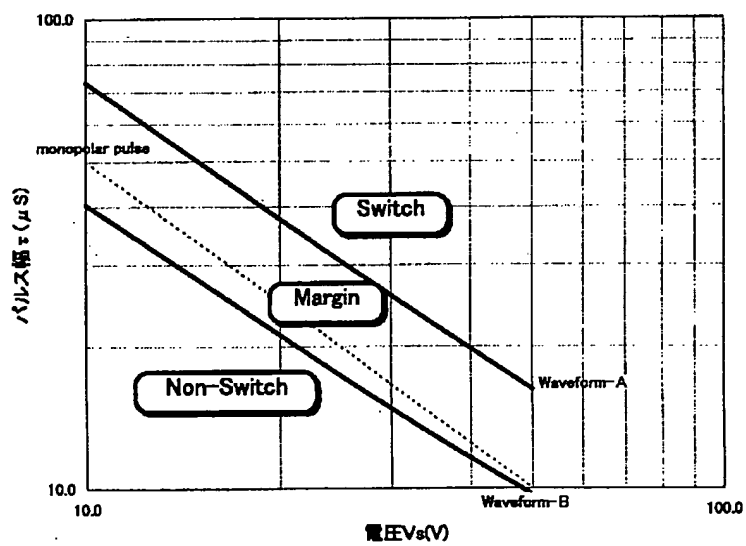
【図17】

ノーマルモードの $\tau$ -V特性

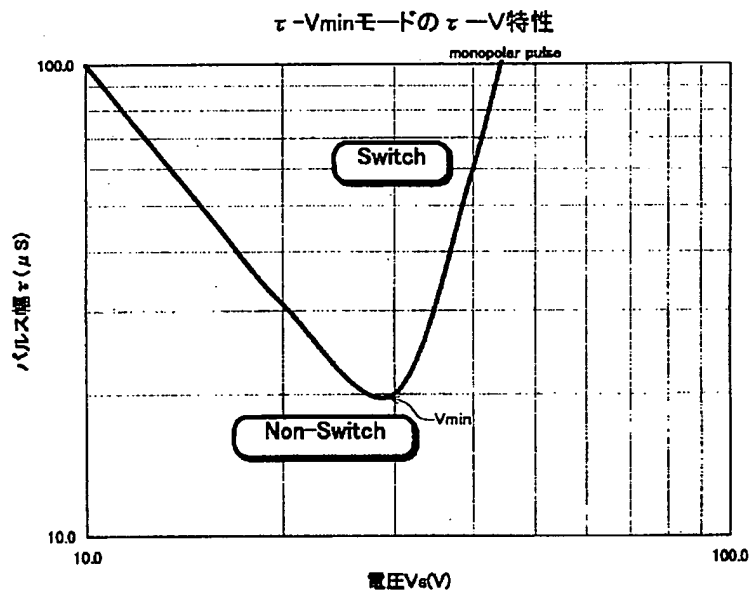


【図18】

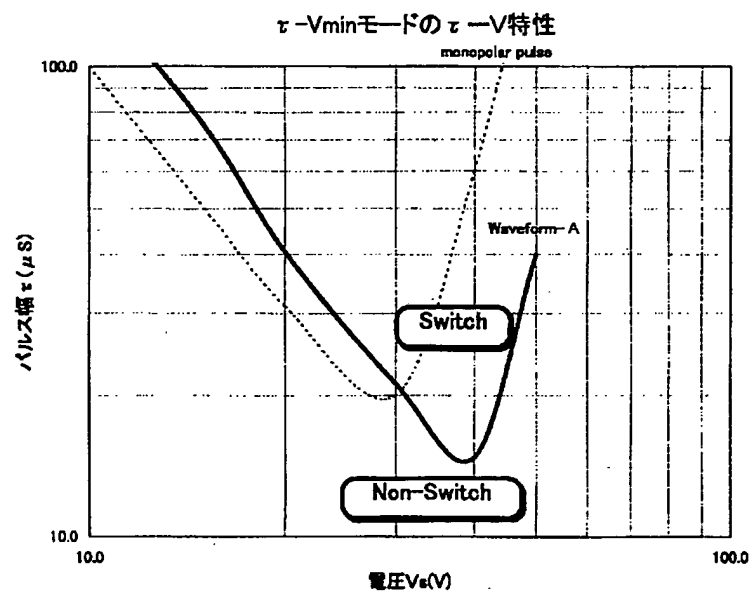
ノーマルモードの $\tau$ -V特性



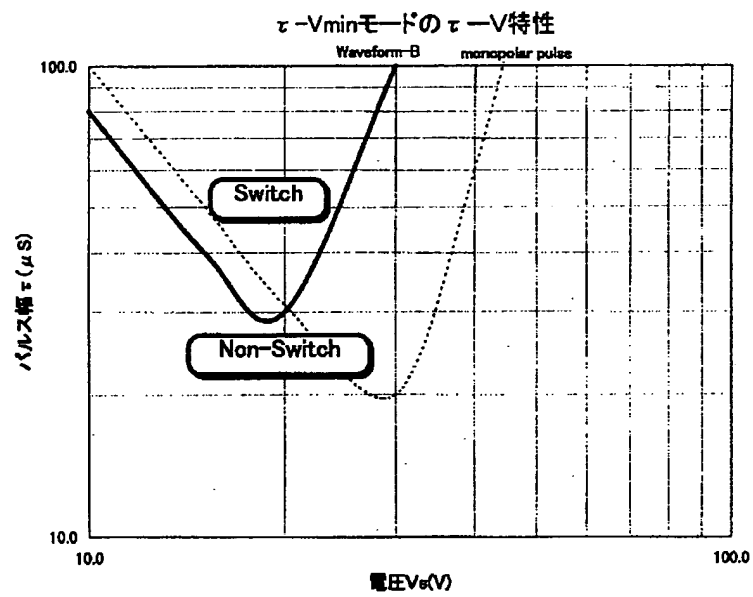
【図19】



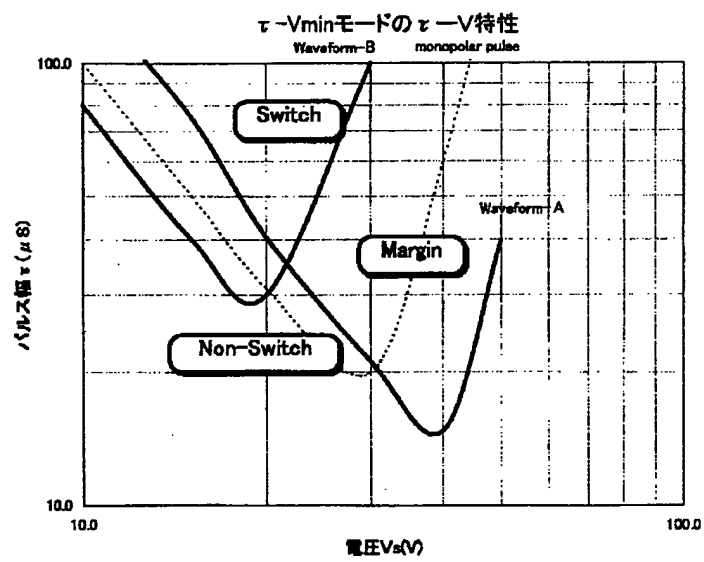
【図20】



【図21】



【図22】



フロントページの続き

Fターム(参考) 2H093 NA11 NC09 NC11 NC16 NC27  
NC28 NC29 NC41 NC50 NC59  
NC63 NC65 ND10 ND17 ND39  
ND44 NF19 NH12  
5C006 AA01 AA22 AC02 AF44 AF53  
AF61 AF71 BA12 BB12 BF02  
BF03 BF05 BF08 BF15 BF16  
BF22 BF23 FA23 FA34 FA47  
5C094 AA02 AA22 BA49 CA19